



Founders: State University of Economics and Technology

ISSN: 3041-1246

E-mail: ete@duet.edu.ua Journal homepage: <https://ete.org.ua>

JEL: C01, C15, C2

DOI: 10.62911/ete.2024.02.02.06

DAC with 50 Hz AC voltage output, errors and operating algorithms


Citation:

Khyzhniak, V., Modlo, Y., Lytovchenko, Y. Lytovchenko, O. & Pyrozhenko A. (2024). DAC with 50 Hz AC voltage output, errors and operating algorithms. Scientific and practical journal "Economics and technical engineering". Vol. 2 No. 2 (2024), 76-86. <https://doi.org/10.62911/ete.2024.02.02.06>

Viacheslav Khyzhniak

Assoc. Prof. PhD, State University of Economics and Technology, Kryvyi Rih, Ukraine


e-mail: krogzhuns@gmail.com

 ORCID ID: 0000-0001-6449-2778

Yevhenii Modlo

Assoc. Prof. PhD, State University of Economics and Technology, Kryvyi Rih, Ukraine


e-mail: modlo_vo@duet.edu.ua

 ORCID ID: 0000-0003-2037-1557

Yuliia Lytovchenko

Assistant, State University of Economics and Technology, Kryvyi Rih, Ukraine


e-mail: lytovchenko@duet.edu.ua

 ORCID ID: 0009-0004-0996-3441

Oleksandr Lytovchenko

Assistant, State University of Economics and Technology, Kryvyi Rih, Ukraine


e-mail: lytovchenko_ov@duet.edu.ua

 ORCID ID: 0000-0002-2142-2697

Andrii Pyrozhenko

Assoc. Prof. PhD, State University of Economics and Technology, Kryvyi Rih, Ukraine

e-mail: a.v.pirozhenko@gmail.com

 ORCID ID: 0000-0001-8148-4956

Received: 08/11/2024

Accepted: 21/11/2024



Abstract: The article investigates the basic principles of operation of a 10-bit digital-to-analog converter (DAC) for generating an alternating voltage with a frequency of 50 Hz. The sources of errors that arise during the operation of the DAC are considered, including the discreteness of the output signal, inaccuracies of the generation algorithm and the influence of the load. In particular, the methodological error, which is 0.015%, and the frequency error, which reaches 0.5 Hz, are analyzed. This indicates that the developed system meets modern standards of accuracy and stability of signals. As an example, a digital-to-analog converter with the following characteristics is used: bit capacity - 10 bits, speed - no more than 25 μ s, output voltage - ± 10 V, discharge capacity - 10 mV, error - 0.01%, load resistance - 510 Ohm, the period of the timer pulses in the controller where the DAC is located is 1 μ s. The article presents a digital interpolation algorithm that allows to reduce errors at the output and improve the quality of the sinusoidal signal. The procedure for timer synchronization and output signal generation based on numerical calculations is described in detail. Particular attention is paid to minimizing the so-called "jamminess" of the sinusoidal wave in the area of its passage through zero. This is achieved by introducing an auxiliary voltage shift, which allows to ensure a smooth transition between signal levels. A significant part of the work is devoted to the use of analog filtering and digital interpolation to improve the shape of the output signal. Such methods allow to significantly reduce distortion and ensure high accuracy of voltage reproduction even with significant load changes. In addition, the authors of the article offer an optimized table of signal generation steps, which allows to reduce calculation time and improve the energy efficiency of the system. The practical results of the article have wide application in the field of electronics, including the development of automatic control systems, measuring equipment, as well as in the field of electric power. The obtained data can be used for both industrial and educational purposes, for training future specialists.

Keywords: Digital-to-Analog Converter (DAC), alternating voltage, methodological error, frequency error, sinusoidal signal, digital interpolation, analog filtering, timer synchronization, electronics, automated control systems.


JEL: C01, C15, C2

DAC with 50 Hz AC voltage output, errors and operating algorithms

Viacheslav Khyzhniak

Assoc. Prof. PhD, State University of Economics and Technology, Kryvyi Rih, Ukraine


e-mail: krogzhuns@gmail.com

 ORCID ID: 0000-0001-6449-2778

Yevhenii Modlo

Assoc. Prof. PhD, State University of Economics and Technology, Kryvyi Rih, Ukraine


e-mail: modlo_yo@duet.edu.ua

 ORCID ID: 0000-0003-2037-1557

Yuliia Lytovchenko

Assistant, State University of Economics and Technology, Kryvyi Rih, Ukraine

e-mail: lytovchenko@duet.edu.ua

 ORCID ID: 0009-0004-0996-3441

Oleksandr Lytovchenko

Assistant, State University of Economics and Technology, Kryvyi Rih, Ukraine

e-mail: lytovchenko_ov@duet.edu.ua

 ORCID ID: 0000-0002-2142-2697

Andrii Pyrozhenko

Assoc. Prof. PhD, State University of Economics and Technology, Kryvyi Rih, Ukraine

e-mail: a.v.pirozhenko@gmail.com

 ORCID ID: 0000-0001-8148-4956

Abstract: The article investigates the basic principles of operation of a 10-bit digital-to-analog converter (DAC) for generating an alternating voltage with a frequency of 50 Hz. The sources of errors that arise during the operation of the DAC are considered, including the discreteness of the output signal, inaccuracies of the generation algorithm and the influence of the load. In particular, the methodological error, which is 0.015%, and the frequency error, which reaches 0.5 Hz, are analyzed. This indicates that the developed system meets modern standards of accuracy and stability of signals. As an example, a digital-to-analog converter with the following characteristics is used: bit capacity - 10 bits, speed - no more than 25 μ s, output voltage - ± 10 V, discharge capacity - 10 mV, error - 0.01%, load resistance - 510 Ohm, the period of the timer pulses in the controller where the DAC is located is 1 μ s. The article presents a digital interpolation algorithm that allows to reduce errors at the output and improve the quality of the sinusoidal signal. The procedure for timer synchronization and output signal generation based on numerical calculations is described in detail. Particular attention is paid to minimizing the so-called "jamminess" of the sinusoidal wave in the area of its passage through zero. This is achieved by introducing an auxiliary voltage shift, which allows to ensure a smooth transition between signal levels. A significant part of the work is devoted to the use of analog filtering and digital interpolation to improve the shape of the output signal. Such methods allow to significantly reduce distortion and ensure high accuracy of voltage reproduction even with significant load changes. In addition, the authors of the article offer an optimized table of signal generation steps, which allows to reduce calculation time and improve the energy efficiency of the system. The practical results of the article have wide application in the field of electronics, including the development of automatic control systems, measuring equipment, as well as

in the field of electric power. The obtained data can be used for both industrial and educational purposes, for training future specialists.


Keywords: Digital-to-Analog Converter (DAC), alternating voltage, methodological error, frequency error, sinusoidal signal, digital interpolation, analog filtering, timer synchronization, electronics, automated control systems.

ЦАП із виходом змінної напруги частотою 50 Гц, похибки та алгоритми роботи

Вячеслав Хижняк

доцент, к.т.н., Державний Університет економіки і технологій, Україна


e-mail: krogzhuns@gmail.com

 ORCID ID: 0000-0001-6449-2778

Євгеній Модло

доцент, к.п.н., Державний Університет економіки і технологій, Україна

e-mail: modlo_yo@duet.edu.ua

 ORCID ID: 0000-0003-2037-1557

Юлія Литовченко

асистент, Державний Університет економіки і технологій, Україна


e-mail: lytovchenko@duet.edu.ua

 ORCID ID: 0009-0004-0996-3441

Олександр Литовченко

асистент, Державний Університет економіки і технологій, Україна


e-mail: lytovchenko_ov@duet.edu.ua

 ORCID ID: 0000-0002-2142-2697

Андрій Пироженко

доцент, к.т.н., Державний Університет економіки і технологій, Україна

e-mail: a.v.pirozhenko@gmail.com

 ORCID ID: 0000-0001-8148-4956

Анотація: У статті досліджено основні принципи функціонування 10-бітного цифро-аналогового перетворювача (ЦАП) для формування змінної напруги частотою 50 Гц. Розглянуто джерела похибок, які виникають під час роботи ЦАП, включаючи дискретність вихідного сигналу, неточності алгоритму генерації та вплив навантаження. Зокрема, проаналізовано методичну похибку, що становить 0,015%, та частотну похибку, яка досягає 0,5 Гц. Це свідчить про відповідність розробленої системи сучасним стандартам точності та стабільності сигналів. У якості прикладу виступає цифро-аналоговий перетворювач із наступними характеристиками: розрядність - 10біт, швидкодія - не більше 25мкс, Напруга виходу - $\pm 10\text{В}$, розрядна здатність - 10 мВ, погрішність - 0,01%, опір навантаження - 510 Ом. період слідування імпульсів таймера в контролері, де розташований ЦАП - 1мксек.

У статті представлено алгоритм цифрової інтерполяції, який дозволяє зменшити похибки на виході та підвищити якість синусоїдального сигналу. Детально описано процедуру синхронізації таймера та формування вихідного сигналу на основі числових розрахунків. Особливу увагу приділено мінімізації так званої «рваності» синусоїдальної хвилі в районі її проходження через нуль. Це досягається через введення допоміжного напругового зсуву, що дозволяє забезпечити

плавний перехід між рівнями сигналу. Значна частина роботи присвячена використанню аналогової фільтрації та цифрової інтерполяції для покращення форми вихідного сигналу. Такі методи дозволяють значно зменшити спотворення та забезпечити високу точність відтворення напруги навіть при значних змінах навантаження. Крім того, автори статті пропонують оптимізовану таблицю кроків генерації сигналу, що дозволяє скоротити час обчислень та покращити енергетичну ефективність системи.

Практичні результати статті мають широке застосування у сфері електроніки, включаючи розробку систем автоматичного керування, вимірювальної техніки, а також у галузі електроенергетики. Отримані дані можуть бути використані як у промислових, так і в освітніх цілях, для навчання майбутніх фахівців.

Ключові слова: Цифро-аналоговий перетворювач (ЦАП), змінна напруга, методична похибка, частотна похибка, синусоїдальний сигнал, цифрова інтерполяція, аналогова фільтрація, синхронізація таймера, електроніка, автоматичні системи керування.

Вступ (Introduction)

В даний час в науково-технічній літературі достатньо інформації про роботу та характеристики ЦАП (*Tsyfro-analohovi peretvoriuvachi. Retrieved, 2024*), (*Tsyfro-analohovi peretvoriuvachi, Elektronna biblioteka VNU, 2024*). Однак даних про погрішності та алгоритмах роботи ЦАП при видачі змінної напруги нами не виявлено. Тому нижче розглянемо ЦАП з наступними вихідними параметрами:

1. Розрядність, біт, 10
2. Швидкодія, не більше 25 мкс
3. Напруження виходу, В, ± 10
4. Розрядна здатність (цена мл. розряду) $10\ 000 / 1000 = 10$ мВ
5. Погрішність (1 мл. розряд) $10 \times 100 / 10\ 000 = 0,01$ %
6. Опір навантаження, Ом, 510.
7. Період слідування імпульсів таймера в контролері, де розташований ЦАП, мксек, 1.

Результати (Results)

Розрахунок методичної погрішності

1. Довжина періоду:

$$T = 1000 / 50 = 20 \text{ мсек}$$

2. Довжина четвертого періоду:

$$T1 / 4 = 5 \text{ мсек}$$

3. Кількість даних, які можуть видати ЦАП за T1

$$N = 5000 / 25 = 200$$

На рис.1 умовно зображено відрізок осцилограми напруги на виході ЦАП. За час 25 мкс (відстань між точками 1 і 2) напруга на виході ЦАП постійна, величина розрахункової синусоїди збільшується і абсолютна погрішність до кінця інтервалу буде рівна ΔY .

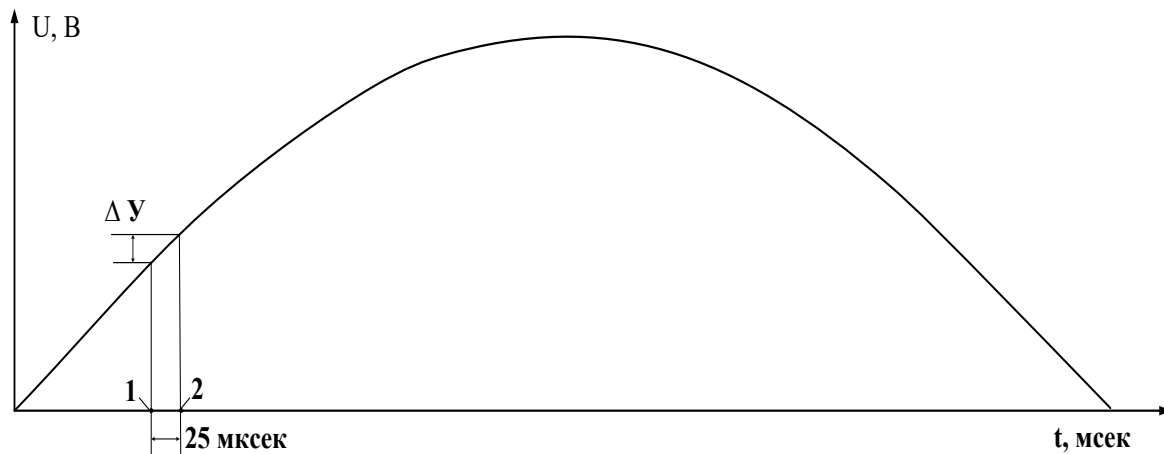


Рисунок 1. Ілюстрація виникнення погрішності, що обумовлена дискретністю роботи ЦАП (Примітка: для наглядності час у 25 мкс подано не в масштабі)

Визначимо величину синуса в точці 1, наприклад, при його значенні 100 мсек:

$$\sin 6,28 \times 50 \times 0,1 = 31,4 \text{ радіана} = 0,521$$

Визначимо величину синуса у точці 2:

$$\sin 6,28 \times 50 \times 0,100025 = 31,408 \text{ радіана} = 0,5212$$

Миттєве значення напруги в точці 1 при його амплітуді 10 В:

$$U_{т.1} = 10 \times 0,521 = 5,21 \text{ В}$$

Миттєве значення напруги в точці 2 при його амплітуді 10 В:

$$U_{т.2} = 10 \times 0,5212 = 5,212 \text{ В}$$

Абсолютна величина похибки ΔU_a з рис.1:

$$\Delta U_a = 5,212 - 5,21 = 0,001 \text{ В}$$

Відносна наведена похибка ΔU_o :

$$\Delta U_o = 0,001 \times 100 / (10/1,41) = 0,1 / 7,09 = 0,015 \%$$

Нижче, з метою спрощення, у табл.1. представлений в описовій формі алгоритм видачі напруги ЦАПом в межах 0...14 електричних градусів. Розрахунки для послідовностей 90...180; 180... 270; 270...360 можуть бути виконані аналогічно.)

Пояснення:

1. Номер кроку – по суті означає кут в електричних градусах
2. Величина кроку Δt (тривалість постійної напруги на виході ЦАП).
3. $\Delta t = 5000 / 90 = 55,55$ мсек, у рядку 1 прийнята рівною 55 мсек, (таймер контролера не має можливості задавати частки мікросекунди)
4. Кут, радіан – величина кута із таблиць синуса

5. $U_{\text{цап}} = 10 \sin \omega t$, В – миттєва вихідна напруга ЦАП, що відповідає номеру кроку

6. V_p ЦАП - вміст регістру ЦАП

7. δ – абсолютна похибка, обумовлена принципом роботи ЦАП

Таблиця.1. Видача напруги ЦАП-ем в межах 0-40 ел. градусів.

№ кроку	Кут, рад	$U_{\text{цап}} = 10 \sin \omega t$, В	V_p ЦАП	δ , В
1	0,0175	0,175	17	0,005
2	0,0349	0,349	34	0,009
2	0,0523	0,523	52	0,003
4	0,0698	0,698	69	0,008
5	0,0872	0,872	87	0,002
6	0,1045	1,045	104	0,005
7	0,1219	1,219	121	0,009
8	0,1392	1,392	139	0,002
9	0,1564	1,564	156	0,004
10	0,1736	1,736	173	0,006
11	0,1908	1,908	190	0,008
12	0,2079	2,079	207	0,009
13	0,225	2,25	225	0
14	0,2419	2,419	241	0,009
15	0,2588	2,588	258	0,008
16	0,2756	2,756	275	0,006
17	0,2924	2,924	292	0,004
18	0,309	3,09	309	0
19	0,3256	3,256	325	0,006
20	0,342	3,51	342	0
21	0,3584	3,584	358	0,004
22	0,3746	3,746	374	0,006
23	0,3907	3,907	390	0,007
24	0,4067	4,067	406	0,007
25	0,4226	4,226	422	0,006
26	0,4384	4,384	438	0,004
27	0,454	4,54	454	0
28	0,4695	4,695	469	0,005
29	0,4848	4,848	484	0,008
30	0,5	5	500	0
31	0,515	5,15	515	0
32	0,5299	5,299	529	0,009
33	0,5446	5,446	544	0,006
34	0,5592	5,592	559	0,002
35	0,5736	5,736	573	0,006
36	0,5878	5,878	587	0,008
37	0,6018	6,018	601	0,008
38	0,6157	6,157	615	0,007
39	0,6293	6,293	629	0,003
40	0,6428	6,428	642	0,008

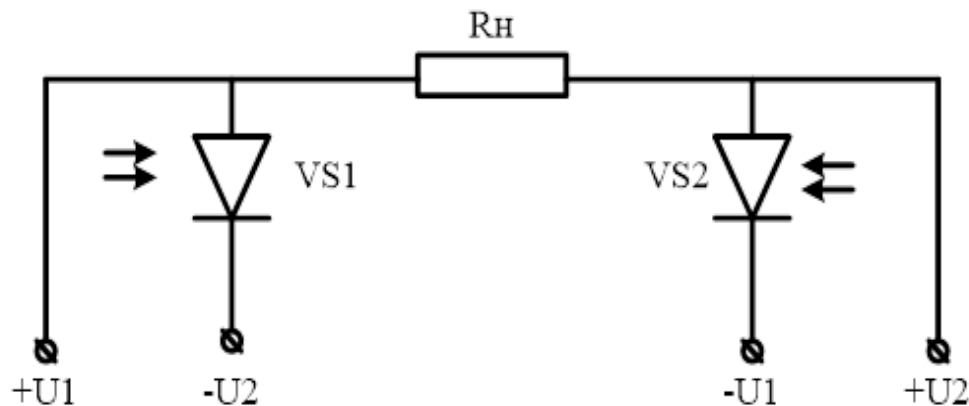
Аналіз даних табл. 1 дозволяє визначити таке:

1. Максимальна абсолютна похибка при видачі ЦАП-ом миттєвої напруги становить 0,009 В. Що, наприклад, для кроку 2 становить відносну похибку $0,009 \times 100 / 0,349 = 2,58\%$ та наведену похибку для цього кроку дорівнює $0,009 \times 100 / 10 = 0,09\%$ (IEC 60050-131,2017), (IEEE Standards Association 2020)

2. Фактична величина кроку 55, а не в 55,55 мксек призводить до появи похибки дч частоти, виданої ЦАП-ом, що визначається виразом:

$$\delta_{\text{год}} = 50 - (55 \times 50 / 55,55) = 0,5 \text{ Гц},$$

що суперечить вимогам стандартів (IEC 60050-131,2017).



U1 – ЦАП1
 U2 – ЦАП2
 VS- оптопара

Рисунок 2. З'єднання двох однополярних ЦАП для опрацювання синусоїди.

З аналізу рис.2 слідує, що з-за падіння напруги (ΔU) на аноді - катоді VS напруга синусоїди в районах переходу її через нуль буде «рваною». Для усунення цього на виходах обох ЦАП постійно має бути зустрічно включена напруга амплітудою (ΔU).

Однак цей прийом зменшить кожне миттєве значення на виході ЦАП на величину (U).

Блок – схема пристрою показана на рис. 3 (Razavi, 2000), (Yildiz, Koksal, 2019)

Розшифровка умовних позначень в операторах:

$\alpha 1$ – ознака, що формується при першому вході в програму,

55- число 55 мксек, що відсилається в регістр таймера (час, протягом якого на виході ЦАП існує миттєва напруга, величина якої визначається номером градуса і номера кроку),

РТ - регістр таймера,

СПТ – сигнал переривання, що виробляється таймером після закінчення інтервалу часу 55 мксек,

Лк - лічильник числа кроків,

ВрЦАП к1 - вміст регістру ЦАП кроку 1 (див. табл.1),

РЦАП – регістр ЦАП.

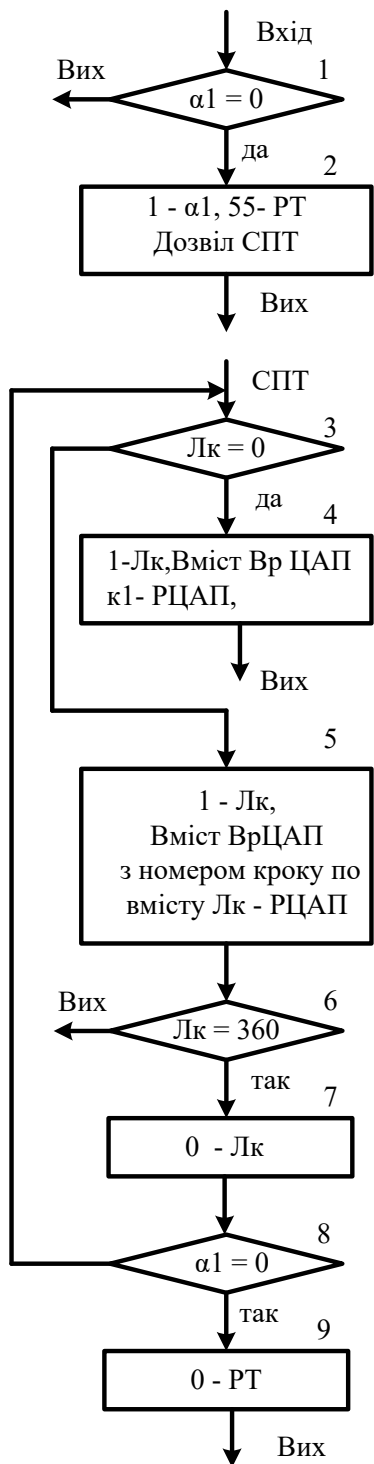


Рисунок 3. Спрощена блок-схема алгоритму вироблення ЦАП синусоїди.

Як видно з рис.3, після надходження команди «Працюй» (Вхід оп.1) формується ознака 1, в регістр таймера заноситься число 55 і дозволяється сигнал переривання таймера (оп1 і оп.2). При надходженні сигналу переривання СПТ (оп.3), якщо вміст лічильника кроків нуль, слід перехід до оп.4, в якому в лічильник кроків заноситься 1 і вміст регістра ЦАП, відповідний кроку 1 в регістр ЦАП і слід вихід.

При надходженні другого сигналу переривання СПТ (оп.3) слід перехід до оп. 5, в якому заноситься 1 в лічильник числа кроків та вміст ВрЦАП кроку 2 в реєстр ЦАП.

В оп. 6 перевіряється умова «Це не останній 360 крок» і, якщо ні, слід вихід і робота з видачі напруги в синусоїду триває до закінчення кроку 360.

Після закінчення кроку 360 обнуляються лічильник кроків (оп. 7) , ознака 1 (оп.8) і заноситься нуль в реєстр таймера (оп.9) і при приході сигналу переривання (оп.3) починається цикл вироблення наступної синусоїди.

Фільтрація вихідного сигналу

Для згладжування ступінчастої форми сигналу та зменшення високочастотних складових рекомендується використовувати фільтр нижніх частот на виході ЦАП.

Запропонована схема фільтра: активний фільтр Баттерворта 2-го порядку з частотою зрізу $f_c=500$ Гц

Розрахунок параметрів фільтра:

$$R1 = R2 = 3.3 \text{ кОм } C1 = 100 \text{ нФ } C2 = 50 \text{ нФ}$$

Такий фільтр забезпечує подавлення високочастотних компонентів на рівні -40 дБ/дек вище частоти зрізу (*Analog Devices. 2015*), (*Texas Instruments. 2017*), (*Maxim Integrated, 2018*)

Вибір оптимальної частоти дискретизації

Для мінімізації спотворень вихідного сигналу частота дискретизації повинна бути обрана відповідно до теореми Котельникова-Шеннона.

Для сигналу 50 Гц мінімальна частота дискретизації: $f_{дмін} = 2 \cdot 50 \text{ Гц} = 100$. Однак, для покращення якості сигналу рекомендується використовувати вищу частоту дискретизації. У нашому випадку:

$$f_d = 1/25 \text{ мс} = 40 \text{ кГц}$$

Це забезпечує коефіцієнт передискретизації:

$$K_{пд} = 40000 / 100 = 400$$

Такий високий $K_{пд}$ дозволяє значно покращити якість вихідного сигналу.

Висновки (Conclusions)

У цій статті розглянуто особливості роботи 10-бітного ЦАП при формуванні змінної напруги частотою 50 Гц. Було проаналізовано методичні похибки, алгоритм видачі напруги, а також додаткові аспекти, які впливають на якість вихідного сигналу.

Основні висновки:

1. Розрахункова методична похибка становить 0,015%, що прийнятна для більшості застосувань.
2. Висока частота дискретизації (40 кГц) забезпечує гарну якість вихідного сигналу.
3. Застосування аналогової фільтрації та цифрової інтерполяції дозволяє додатково покращити форму вихідного сигналу.

4. Для забезпечення стабільної роботи в різних умовах необхідно враховувати температурну залежність параметрів ЦАП.

Подальші дослідження можуть бути спрямовані на оптимізацію алгоритмів інтерполяції та розробку адаптивних методів покращення лінійності та температурної стабільності ЦАП.

Лінійність ЦАП є критичним параметром для точного відтворення синусоїдального сигналу. Розрізняють інтегральну та диференційну нелінійності. Інтегральна нелінійність (ІНЛ) — максимальне відхилення реальної передатної характеристики від ідеальної. Для 10-бітного ЦАП рекомендоване значення ІНЛ не повинно перевищувати ± 1 МЗР (молодший значущий розряд). Диференційна нелінійність (ДНЛ) — відхилення різниці між сусідніми рівнями від ідеального кроку квантування. Рекомендоване значення ДНЛ для нашого ЦАП має бути в межах $\pm 0,5$ МЗР.

Для покращення лінійності можуть застосовуватися методи калібрування та корекції, такі як лазерна підгонка резисторів або цифрова корекція.

Температурна стабільність ЦАП впливає на точність відтворення сигналу при зміні умов експлуатації. Основні параметри, які залежать від температури:

1. Зміщення нуля: типове значення 1–5 ppm/°C.
2. Зміна коефіцієнта підсилення: 10–50 ppm/°C.

Для забезпечення температурної стабільності рекомендується:

- використовувати ЦАП із вбудованою температурною компенсацією;
- застосовувати термостатування критичних компонентів;
- використовувати матеріали з низьким ТКС для пасивних компонентів.

Для подальшого зменшення ступінчастості вихідного сигналу можна застосувати методи цифрової інтерполяції перед подачею даних на ЦАП. Розглянемо два методи: Лінійна інтерполяція - простий метод, що підвищує ефективну частоту дискретизації. Інтерполяція сплайнами - забезпечує більш гладку криву. Кубічні сплайни гарантують неперервність першої та другої похідних.

Застосування інтерполяції може підвищити ефективний розряд ЦАП і зменшити вимоги до аналогової фільтрації.

Конфлікт інтересів (Conflicts of interest)

Автори заявляють про відсутність конфлікту інтересів.

Фінансування (Funding)

Це дослідження не отримало зовнішнього фінансування

Внесок авторів (Authors contribution)

Практична розробка пристрою, В.Х; аналітичні дані та аналіз, М.Є., Л.Ю, Л.О., П.О. Усі автори прочитали та погодилися з опублікованою версією рукопису.

Література (References)

- Analog Devices. (2015). Understanding DAC Specifications. Retrieved 1.09.2024 from <https://www.analog.com>
- IEC 60050-131. (2017). International Electrotechnical Vocabulary - Electrical and electronic measurements and measuring instruments. Geneva: IEC. Retrieved 1.09.2024 from <https://www.iec.ch>

- IEEE Standards Association. (2020). IEEE Guide for Analog Signal Standards. IEEE. Retrieved 1.09.2024 from <https://ieeexplore.ieee.org>
- Maxim Integrated. (2018). Designing with DACs. Retrieved 1.09.2024 from <https://www.maximintegrated.com>
- Pelgrom, M. J. M. (2013). Analog-to-Digital Conversion (3rd ed.). Springer.
- Razavi, B. (2000). Principles of Data Conversion System Design. Wiley.
- Texas Instruments. (2017). Precision Digital-to-Analog Converters. Retrieved 1.09.2024 from <https://www.ti.com>
- Tsyfro-analohovi peretvoriuvachi, Elektronna biblioteka BHU. Retrieved 1.09.2024 from <https://elib.bsu.by>
- Tsyfro-analohovi peretvoriuvachi. Retrieved 1.09.2024 from <https://cxem.net/beginner/beginner90>
- Yildiz, S., & Koksal, O. (2019). Error Mitigation in Digital-to-Analog Conversion Systems. Journal of Signal Processing Systems, 91(4), 789-805.